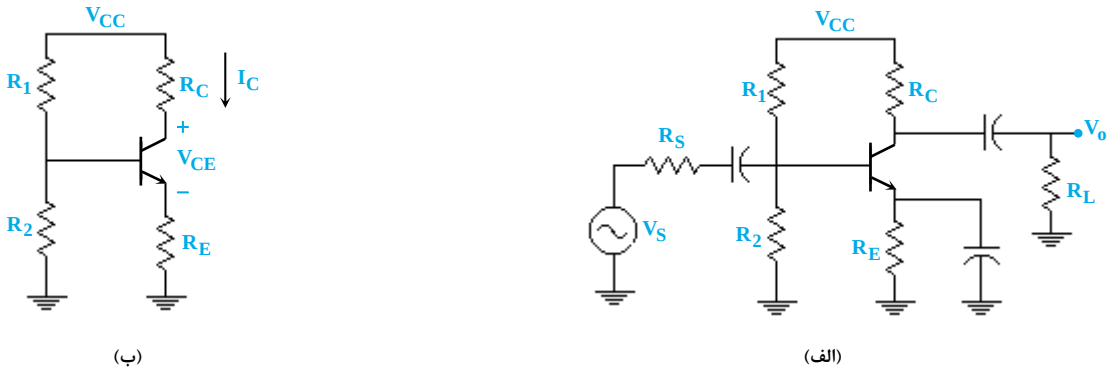
## مفهوم خط بار DC و ac

خط بار DC معادله‌ای می‌باشد که رابطه بین جریان و ولتاژ DC نقطه کار ترانزیستور را تعیین می‌کند. در آرایش‌های امیتر مشترک (یعنی ورودی به بیس داده شود و خروجی از کلکتور گرفته شود) و کلکتور مشترک (یعنی ورودی به بیس داده شود و خروجی از امیتر گرفته شود)، این معادله بین $I_C$ و $V_{CE}$ و برای آرایش بیس مشترک (یعنی ورودی به امیتر داده شود و خروجی از کلکتور گرفته شود) بین $V_{CB}$ و $I_C$ است. برای یافتن معادله خط بار DC تنها کافی است در مدار معادل DC قانون KVL در مسیر کلکتور ـ امیتر را نوشت. دقت شود برای به دست آوردن مدار معادل DC کافی است که خازن‌ها را مدار باز، سلف‌ها را اتصال کوتاه، منابع ولتاژ ac اتصال‌کوتاه و منابع جریان ac مدار باز کرد. به عنوان مثال برای تقویت‌کننده امیتر مشترک شکل زیر مدار معادل DC و معادله‌ی خط بار DC به صورت زیر می‌باشند:



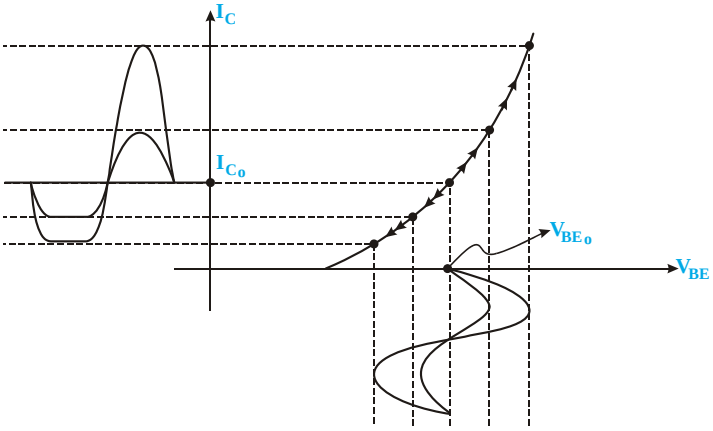

**(الف) تقویت‌کننده امیتر مشترک (ب) مدار معادل DC**

خط بار DC: $V_{CE} = V_{CC} - (R_C + R_E)I_C = V_{CC} - R_{DC}.I_C$

در نوشتن معادله خط بار DC فرض کرده‌ایم که $I_C$ و $I_E$ تقریباً برابر هستند؛ همچنین مقاومت $R_{DC}$ نیز به صورت مجموع مقاومت‌های مدار کلکتور ـامیتر در مدار معادل DC یا همان ضریب $I_C$ در معادله خط بار DC تعریف می‌شود.

همان‌طور که اشاره شد به دلیل رابطه توانی بین ورودی $V_{BE}$ و جریان خروجی کلکتور، تغییرات جزئی در ولتاژ ورودی $V_{BE}$ می‌تواند منجر به تغییرات زیاد در جریان کلکتور شود؛ حال اگر جریان کلکتور از یک مقاومت عبور کند می‌توان گفت تغییرات جزئی در $V_{BE}$ تبدیل به تغییرات زیاد در ولتاژ خروجی می‌شود. تاکنون متوجه شده‌ایم که برای استفاده از یک ترازیستور به عنوان تقویت‌کننده باید ترانزیستور را در یک نقطه کار مناسب بایاس کنیم تا تغییرات جزئی در سیگنال ورودی بتواند باعث تغییرات در جریان کلکتور شود؛ چرا که همزمان با تغییرات سیگنال ورودی و در نتیجه تغییرات جریان کلکتور نقطه کار ترانزیستور نیز جابه‌جا می‌شود و لذا احتمال خاموش شدن و اشباع رفتن ترانزیستور وجود خواهد داشت؛ ولی این تغییرات باید به گونه‌ای باشد تا ترانزیستور از ناحیه فعال خارج نشود. شکل زیر رفتار جریان خروجی با تغییرات سیگنال ورودی را به خوبی نشان می‌دهد.

به معادله‌ای که رابطه‌ی بین تغییرات جریان و ولتاژ (جریان و ولتاژ ac) نقطه کار ترانزیستور را بیان می‌کند اصطلاحاً خط بار ac گفته می‌شود.




**تغییرات جریان خروجی با سیگنال ورودی**

در مورد مدارهای امیتر مشترک و کلکتور مشترک این معادله بین $i_C$ و $v_{ce}$ و برای آرایش بیس مشترک بین $i_C$ و $v_{cb}$ می‌باشد. برای یافتن معادله خط بار ac تنها کافی است که در مدار معادل ac قانون KVL در مسیر کلکتور ـ امیتر را نوشت. دقت شود با توجه به شکل بالا تغییرات ولتاژ و جریان مدار حول نقطه کار DC تعیین می‌کند که سیگنال ac چگونه در مدار تقویت می‌شود؛ لذا مفهوم مدار معادل ac از اینجا مطرح می‌شود.

در نتیجه نقطه کار مدار تقویت‌کننده بیس مشترک برابر $(I_{CQ}, V_{CBQ}) = (۲/۵mA, ۳V)$ می‌باشد. برای به دست آوردن معادله خط بار DC با استفاده از KVL در حلقه‌ی خروجی و بیان پارامتری داریم:

$$\text{خط بار DC}: I_C = ۴ - ۰/۵V_{CB}$$

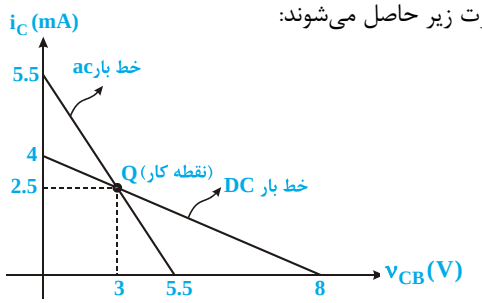
دقت شود در معادله فوق از جریان بیس به علت بزرگ بودن $\beta$ صرف‌نظر شده است. برای حساب کردن معادله خط بار ac هم در مدار معادل ac رسم شده از قانون KVL در مسیر خروجی استفاده می‌کنیم:

$$v_{cb} = -R_{ac}.i_c \xrightarrow{R_{ac}=۲^k \| ۲^k = ۱k\Omega} i_c = -v_{cb}$$

و اگر معادله خط بار ac را به نقطه کار منتقل کنیم، به رابطه مقابل می‌رسیم:

$$(i_C - I_{CQ}) = -\frac{۱}{R_{ac}}(v_{CB} - V_{CBQ}) \Rightarrow i_C = -v_{CB} + ۵/۵$$

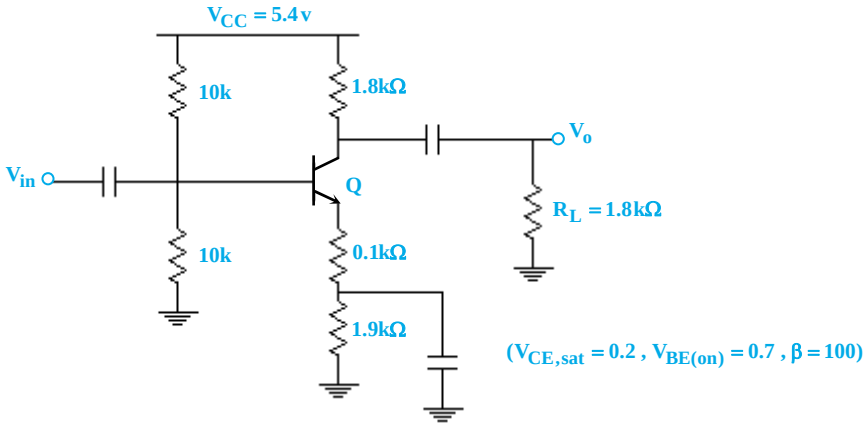
نمودارهای مربوط به خط بار DC و ac به صورت زیر حاصل می‌شوند:




## محاسبه ماکزیمم سوئینگ خروجی

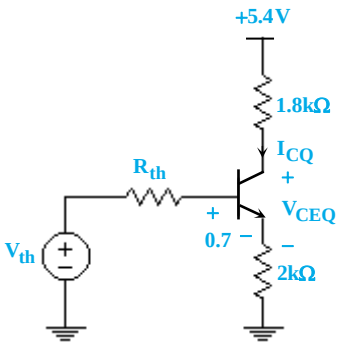
یکی از پیش‌نیازهای لازم و ضروری در بخش تقویت‌کننده‌های توان محاسبه حداکثر دامنه نوسان متقارن و بدون اعوجاج خروجی می‌باشد؛ گفتنی است که بسیاری از سؤالات کنکور کارشناسی ارشد در سال‌های اخیر نیز با دانستن مطالب این بخش به راحتی قابل پاسخگویی خواهد بود؛ به همین علت این بخش را قبل از بررسی تقویت‌کننده‌های توان بیان می‌کنیم. در ابتدا محاسبه حداکثر دامنه سوئینگ متقارن را در قالب یک مثال با کمک مفاهیم خط بار مطرح می‌کنیم.

**مثال ۱۸: در مدار تقویت‌کننده امیتر مشترک شکل زیر حداکثر دامنه نوسان متقارن ولتاژ خروجی را به دست آورید.**




۱) ۰/۹
۲) ۱/۲۶
۳) ۱
۴) ۱/۴

**پاسخ:** گزینه «۱» در ابتدا با استفاده از مدار معادل DC نقطه کار DC را به دست می‌آوریم:

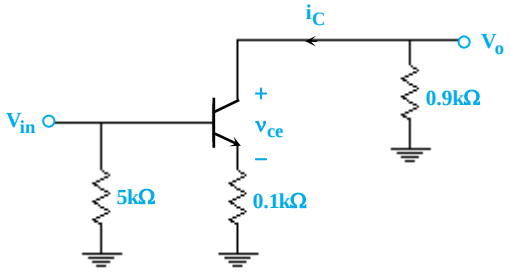



$$I_{CQ} = \frac{V_{th} - V_{BE(on)}}{R_E + \frac{R_{th}}{۱+\beta}} \simeq \frac{۲/۷ - ۰/۷}{۲ + \frac{۵}{۱۰۰}} = ۱mA$$

$$\begin{cases} R_{th} = ۱۰k \| ۱۰k = ۵k\Omega \\ V_{th} = \frac{۱۰}{۱۰+۱۰} \times ۵/۴ = ۲/۷ \end{cases}$$

$$\text{حلقه خروجی KVL}: V_{CEQ} = ۵/۴ - (۲ + ۱/۸) \times ۱ = ۱/۶v$$

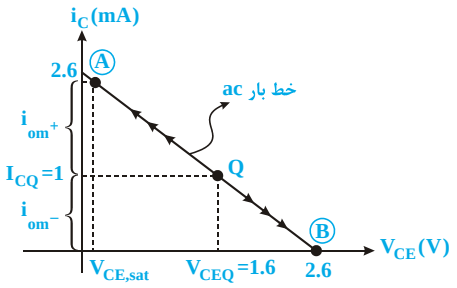
همان‌طور که می‌دانید نقطه کار مدار روی خط بار ac با اعمال سیگنال سینوسی شروع به نوسان می‌کند؛ اما نقطه کار ترانزیستور همواره باید به گونه‌ای باشد که ترانزیستور در ناحیه فعال خود باشد؛ چرا که در غیر این صورت شکل موج خروجی از بالا یا پایین (در اثر قطع یا اشباع ترانزیستور) دچار برش و اعوجاج می‌گردد، لذا در مرحله بعد با کمک مدار معادل ac خط بار ac را رسم می‌کنیم:




خط بار ac $\boxed{v_{ce} = -R_{ac}.i_c}$ : KVL حلقه خروجی

$$R_{ac} = ۰/۹ + ۰/۱ = ۱k\Omega$$

اگر مبدأ خط بار ac را به نقطه کار ترانزیستور منتقل کنیم، به صورت زیر می‌توان رسم کرد:




$$\rightarrow \text{خط بار ac}: (i_C - I_{CQ}) = \frac{-۱}{R_{ac}}.(v_{CE} - V_{CEQ})$$

$$i_C = -v_{CE} + ۲/۶$$

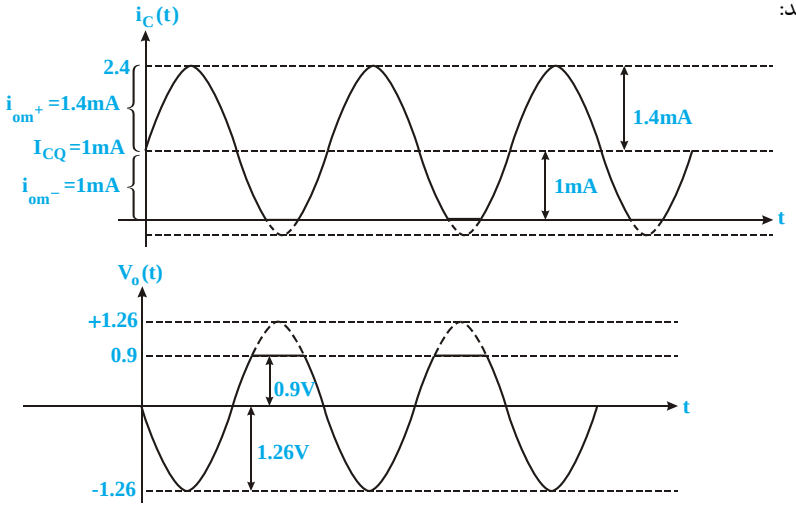
با توجه به شکل فوق، نقطه کار مدار (Q) در حالت حدی می‌تواند به دو نقطه A و B برسد. در واقع نقاط A و B به ترتیب مرز اشباع و قطع بودن ترانزیستور می‌باشند. پس اگر ولتاژ ورودی $V_{in}$ زیاد شود، ترانزیستور در آستانه اشباع (معادل نقطه A) قرار می‌گیرد و جریان آن به اندازه $i_{om}^+$ می‌تواند از جریان dc بیشتر گردد. به عبارت دیگر، حداکثر دامنه نوسان بدون برش جریان کلکتور در حالت ac برای نیم‌سیکل مثبت برابر $i_{om}^+$ می‌باشد و اگر ولتاژ ورودی در نیم‌سیکل منفی کاهش پیدا کند، در حالت حدی ترانزیستور در آستانه قطع (معادل نقطه B) قرار خواهد گرفت؛ لذا با استدلال مشابه می‌توان گفت حداکثر دامنه نوسان بدون برش جریان کلکتور در حالت ac برای نیم‌سیکل منفی برابر $i_{om}^-$ می‌باشد. با توجه به شکل فوق مقادیر $i_{om}^+$ و $i_{om}^-$ برابر هستند با:

$$i_{om}^+ = \frac{V_{CEQ} - V_{CE,sat}}{R_{ac}} = \frac{۱/۶ - ۰/۲}{۱} = ۱/۴mA \qquad i_{om}^- = I_{CQ} = ۱mA$$

با توجه به مقادیر فوق حداکثر دامنه نوسان ولتاژ خروجی در حالت ac برای نیم‌سیکل مثبت و منفی به صورت زیر می‌باشد:

$$V_o = -۰/۹ \times i_c \Rightarrow \begin{cases} V_{om}^+ = (۰/۹) \times i_{om}^- = ۰/۹v \\ V_{om}^- = (۰/۹) \times i_{om}^+ = ۱/۲۶v \end{cases}$$

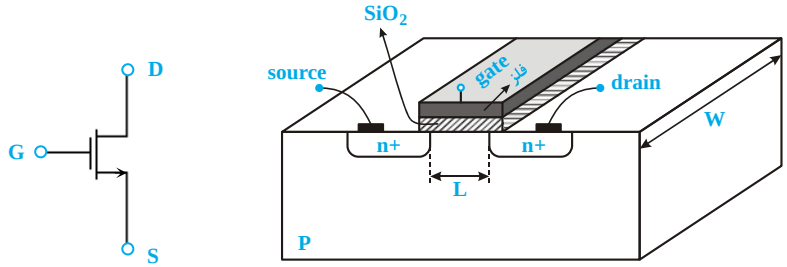
پس اگر در تقویت‌کننده داده‌شده به امید افزایش دامنه ولتاژ خروجی، اندازه سیگنال ورودی را افزایش دهیم شکل موج جریان کلکتور و ولتاژ خروجی در حالت حدی به صورت زیر خواهد شد:




و در صورتی که روند افزایش ورودی را ادامه دهیم شکل موج جریان کلکتور از بالا و ولتاژ خروجی از پایین هم به علت اشباع رفتن ترانزیستور دچار برش می‌شوند. پس برای اینکه شکل موج ولتاژ خروجی بدون برش و اعوجاج باشد حداکثر مقدار آن می‌تواند برابر با $\text{Min}(V_{om}^+, V_{om}^-) = ۰/۹$ باشد.

## ترانزیستور اثر میدانی MOSFET

ترانزیستورهای MOSFET به دو دسته‌ی افزایشی و تخلیه‌ای تقسیم می‌شوند. در شکل زیر ساختار یک ماسفت افزایشی نشان داده شده است.



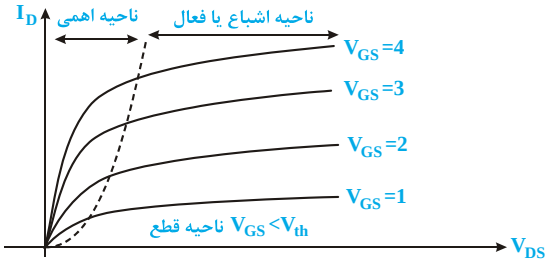

ساختار ترانزیستور ماسفت نوع N

مشابه ترانزیستورهای JFET، MOSFET ها نیز به دو دسته‌ی N و P تقسیم می‌شوند. همان‌طور که در شکل دیده می‌شود، ترانزیستور روی زیرلایه‌ی نوع P ساخته شده است، دو ناحیه $n+$ (نیمه‌هادی نوع n با آلایش زیاد) نیز نواحی سورس و درین را تشکیل می‌دهند. همچنین لایه‌ای از $sio_2$ (دی اکسید سیلسیوم) که عایق است روی سطح زیرلایه قرار گرفته است که گیت روی آن ایجاد شده است؛ لذا در مورد ترانزیستورهای MOSFET جریان گیت صفر می‌باشد. اساس عملکرد مانند JFETها ایجاد و کنترل کانال از طریق ولتاژ گیت می‌باشد، پارامترهای L و W به ترتیب طول و عرض کانال می‌باشند.

در ترانزیستورهای افزایشی نوع N برای ایجاد کانال باید یک ولتاژ مثبت به گیت اعمال شود تا الکترون‌های آزاد موجود در زیرلایه، به ناحیه بین سورس و درین کشیده شوند؛ اما در ترانزیستورهای نوع تخلیه‌ای کانال بدون اعمال ولتاژ گیت هم وجود دارد.

پس در ترانزیستورهای افزایشی شرط وجود ولتاژی بیشتر از ولتاژ آستانه ($V_{TH}$) برای روشن بودن ترانزیستور ضروری می‌باشد و هرچه ولتاژ گیت را افزایش دهیم، عمق کانال و در نتیجه میزان جریان بین سورس و درین افزایش می‌یابد.

در صورتی که به ازای $V_{GS}$ های مختلف نمودار تغییرات جریان درین برحسب ولتاژ $V_{DS}$ را رسم کنیم، به نموداری مشابه ترانزیستورهای JFET مطابق شکل زیر می‌رسیم.




مشخصه $I_D$ برحسب $V_{DS}$

فرض کنید به ازای یک ولتاژ $V_{GS}$ ثابتی کانال تشکیل شده باشد و جریان بین سورس و درین برقرار باشد. در این حالت کانال تشکیل شده مطابق شکل زیر قسمت (الف) یکنواخت می‌باشد، هرچه که ولتاژ $V_{DS}$ را افزایش دهیم، جریان درین نیز در ابتدا افزایش می‌یابد اما از جایی به بعد دیگر مقدار جریان تغییری نمی‌کند.

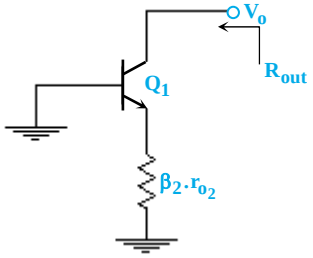
باید توجه داشت که ولتاژ بین گیت و نقاط مختلف کانال متفاوت می‌باشد و همین موضوع باعث می‌شود شکل کانال یکنواخت نباشد و هرچه $V_{DS}$ را زیاد کنیم کانال نامتقارن‌تر می‌شود تا جایی که اختلاف بین پیوندهای گیت و درین به حد ولتاژ آستانه برسد. در این حالت مطابق شکل زیر قسمت (ب)، کانال در سمت درین تقریباً از بین می‌رود و ترانزیستور وارد ناحیه اشباع می‌شود.

(الف) کانال یکنواخت و ناحیه اهمی

(ب) کانال غیریکنواخت و ناحیه‌ی اشباع

تأثیر ولتاژ $V_{DS}$ بر ناحیه کاری ترانزیستورهای افزایشی نوع N

با در نظر گرفتن مقاومت $R'_o$ مدار را می‌توان به صورت زیر ساده‌تر کرد:

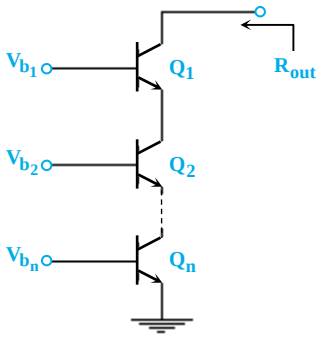



$$\text{طبق نکته (۲)}: R_{out} = r_{o_1} + \overbrace{(1 + g_{m_1} r_{o_1})}^{\simeq g_{m_1} r_{o_1}} \overbrace{(\beta_2 r_{o_2} \parallel r_{\pi_1})}^{\simeq r_{\pi_1}}$$

$$\rightarrow R_{out} \simeq \beta_1 r_{o_1}$$

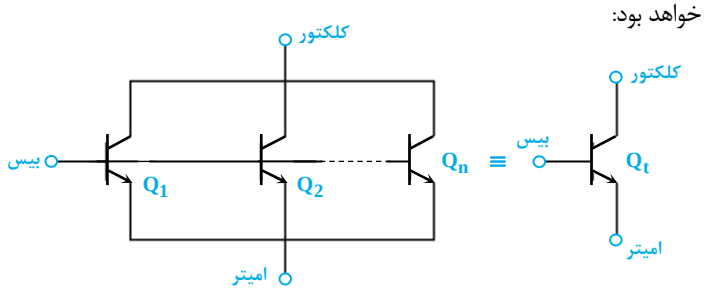
گزینه (۲) صحیح می‌باشد.

**نکته۳:** هرگاه چند ترانزیستور به صورت سری قرار گیرند، به ساختار حاصل کسکود (cascode) می‌گویند. در این حالت مقاومت خروجی به‌صورت تقریبی از حاصلضرب $\beta \times r_o$ مربوط به نزدیک‌ترین ترانزیستور در خروجی به دست می‌آید.




$$R_{out} \simeq \beta_1 r_{o_1}$$

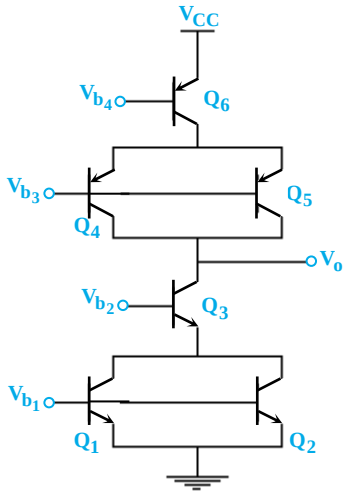
**نکته۴:** هرگاه چند ترانزیستور با یکدیگر موازی شوند (یعنی کلکتورهایشان به هم و امیترهایشان به یکدیگر و پایه بیس آنها نیز به هم متصل گردد)، آنگاه ترانزیستور معادل آنها به صورت زیر خواهد بود:




$$r_{\pi_t} = r_{\pi_1} \parallel r_{\pi_2} \parallel \cdots \parallel r_{\pi_n} \quad , \quad g_{m_t} = g_{m_1} + g_{m_2} + \cdots + g_{m_n}$$

$$r_{o_t} = r_{o_1} \parallel r_{o_2} \parallel \cdots \parallel r_{o_n} \quad , \quad \beta_t = g_{m_t} . r_{\pi_t} = (g_{m_1} + g_{m_2} + \cdots + g_{m_n}).(r_{\pi_1} \parallel r_{\pi_2} \parallel \cdots \parallel r_{\pi_n})$$

**مثال۹:** در مدار شکل زیر با فرض آنکه $\beta$، $\lambda$ و سطح مقطع تمامی ترانزیستورها یکسان باشد، مقاومت خروجی کدام گزینه می‌باشد؟




۱) $(\beta r_o)$

۲) $\frac{1}{2}(\beta r_o)^2$

۳) $\frac{1}{2}(\beta r_o)$

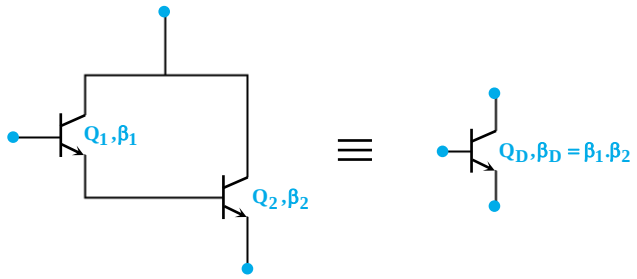
۴) $\frac{2}{3}(\beta r_o)$

**پاسخ:** گزینه «۳» می‌دانیم که رابطه جریان ترانزیستور BJT به صورت $i_c = I_s . e^{\frac{V_{BE}}{V_T}}$ می‌باشد؛ طبق این رابطه هرگاه دو ترانزیستور ابعاد یکسان و $V_{BE}$ یکسانی داشته باشند و همچنین در دمای یکسانی نیز قرار داشته باشند، آنگاه جریان گذرنده از هر دو ترانزیستور برابر می‌باشد، لذا در مورد جریان DC ترانزیستورها می‌توان نوشت:

$$I_{C_6} = I_{C_4} + I_{C_5} = I_{C_3} = I_{C_1} + I_{C_2} = I_C$$

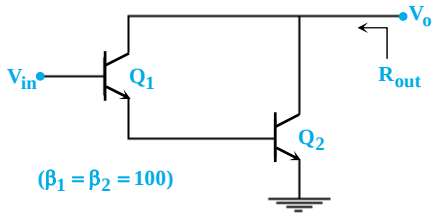
$$\xrightarrow[I_{C_1} = I_{C_2}]{I_{C_4} = I_{C_5}} I_{C_6} = I_{C_3} = I_C \quad , \quad I_{C_1} = I_{C_2} = I_{C_4} = I_{C_5} = \frac{I_C}{2}$$

**نکته۶:** به‌طور کلی یک ترانزیستور BjT گین جریانی به اندازه $\beta$ دارد به عبارت دیگر جریان بیس توسط ضریب $\beta$ افزایش می‌یابد و به کلکتور تحویل داده می‌شود؛ حال چنانچه بخواهیم گین جریان بیشتری داشته باشیم می‌توانیم از ساختار زیر استفاده کنیم که به آن زوج دارلینگتون می‌گویند.




توسط ساختار دارلینگتون جریان ورودی در ضریب $(1+\beta_1).(1+\beta_2)$ ضرب می‌شود؛ لذا می‌توان گفت زوج دارلینگتون مانند یک ترانزیستور با $\beta_D \simeq \beta_1.\beta_2$ می‌باشد.

**مثال۱۱:** **در مدار شکل زیر با فرض فعال بودن ترانزیستورها مقاومت خروجی ($R_{out}$) کدام گزینه است؟ (ترانزیستورها مشابه هستند.)**




۱) $\frac{3}{2}r_{o_2}$ ۲) $\frac{2}{3}r_{o_2}$

۳) $r_{o_2}$ ۴) $\frac{1}{3}r_{o_2}$

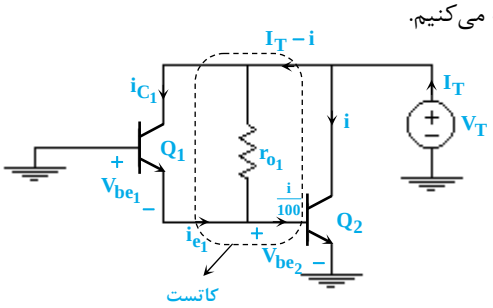
**پاسخ:** گزینه «۲» در ابتدا با استفاده از تحلیل DC پارامترهای لازم در تحلیل ac را به دست می‌آوریم:

$$I_{C_1} \simeq \frac{I_{C_2}}{\beta_2} \Rightarrow I_{C_1} = \frac{I_{C_2}}{100} \Rightarrow g_{m_1} = \frac{g_{m_2}}{100} \quad , \quad r_{\pi_1} = 100 r_{\pi_2} \quad , \quad r_{o_1} = 100 r_{o_2}$$

مقاومت خروجی $R_{out}$ را می‌توانیم به صورت روبه‌رو بیان کنیم:

$$R_{out} = r_{o_2} \parallel R'_{out}$$

لذا در ادامه پس از خاموش کردن تمامی منابع و استفاده از مدار معادل زیر مقاومت $R'_{out}$ را حساب می‌کنیم.




با در نظر گرفتن این که جریان‌های امیتر و کلکتور ترانزیستور $Q_1$ با هم برابر می‌باشند و با استفاده از قاعده KCL در کاتست نشان داده شده در شکل داریم:

$$i_{c_1} + \frac{i}{100} = (I_T - i) + i_{e_1} \xrightarrow{i_{e_1} = i_{c_1}} I_T - i = \frac{i}{100} \Rightarrow i = \frac{I_T}{1/01} \qquad (I)$$

از طرفی ولتاژ بیس ـ امیتر ترانزیستور $Q_2$ را می‌توان به صورت زیر نوشت:

$$V_{be_2} = r_{\pi_2}.i_{b_2} = r_{\pi_2}.(\frac{i}{100}) \xrightarrow{(I)} V_{be_2} = \frac{r_{\pi_2}}{101}.I_T$$

با نوشتن KVL در حلقه شامل پیوندهای بیس ـ امیتر ترانزیستورها داریم:

$$V_{be_1} = -V_{be_2} = -\frac{r_{\pi_2}}{101}.I_T$$

با استفاده از قانون KCL در کلکتور ترانزیستور $Q_1$ داریم:

$$I_T - i = g_{m_1}V_{be_1} + \frac{V_T - V_{be_2}}{r_{o_1}} \xrightarrow{V_{be_1} = -V_{be_2}} I_T - \frac{I_T}{1/01} = V_{be_1}(g_{m_1} + \frac{1}{r_{o_1}}) + \frac{V_T}{r_{o_1}}$$

با جایگذاری $V_{be_1} = -\frac{r_{\pi_2}}{101}.I_T$ در رابطه فوق داریم:

$$\frac{0/01 I_T}{1/01} = \frac{-r_{\pi_2}}{101} I_T(g_{m_1} + \frac{1}{r_{o_1}}) + \frac{V_T}{r_{o_1}} \rightarrow I_T(\frac{1}{101} + \frac{r_{\pi_2}}{101}(g_{m_1} + \frac{1}{r_{o_1}})) = \frac{V_T}{r_{o_1}}$$

در نهایت نسبت $\frac{V_T}{I_T}$ یا همان $R'_{out}$ را می‌توان به صورت زیر نوشت:

$$\frac{V_T}{I_T} = \frac{r_{o_1}}{101} + \frac{r_{\pi_2}}{101}(1 + g_{m_1}r_{o_1}) \xrightarrow[r_{o_1} = 100 r_{o_2}]{g_{m_1}r_{o_1} = g_{m_2}r_{o_2}} R'_{out} = \frac{100 r_{o_2}}{101} + \frac{r_{\pi_2}}{101}(1 + g_{m_2}r_{o_2})$$

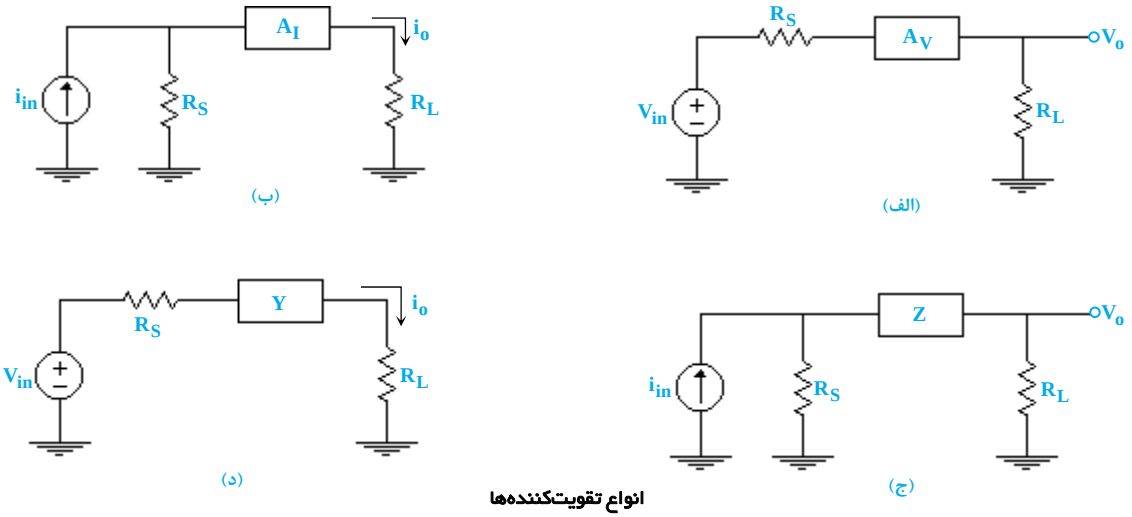
$$R'_{out} \simeq r_{o_2} + \frac{g_{m_2}r_{\pi_2}r_{o_2}}{101} \xrightarrow{g_{m_2}r_{\pi_2} = \beta_2} R'_{out} = 2r_{o_2}$$

در نتیجه مقاومت خروجی $R_{out}$ برابر می‌شود با:

$$R_{out} = r_{o_2} \parallel R'_{out} = r_{o_2} \parallel 2r_{o_2} = \frac{2}{3}r_{o_2}$$

## محاسبه بهره ورودی تا خروجی

به طور کلی سیگنال ورودی یا خروجی می‌تواند از نوع ولتاژ یا جریان باشد. براین اساس چهار نوع تقویت‌کننده خواهیم داشت که در شکل زیر نشان داده شده است.




**انواع تقویت‌کننده‌ها**

تابع تبدیل مربوط به هر یک از حالت‌های شکل بالا عبارتند از:

الف) بهره ولتاژ $(A_V = \frac{V_o}{V_{in}})$: نسبت ولتاژ خروجی به ولتاژ ورودی

ب) بهره جریان $(A_I = \frac{i_o}{i_{in}})$: نسبت جریان خروجی به جریان ورودی

ج) امپدانس انتقالی $(Z = \frac{V_o}{i_{in}})$: نسبت ولتاژ خروجی به جریان ورودی

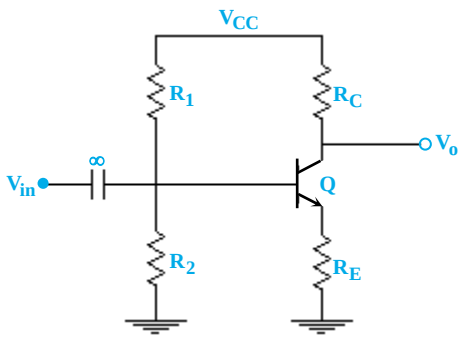
د) هدایت انتقالی $(Y = \frac{i_o}{V_{in}})$: نسبت جریان خروجی به ولتاژ ورودی

مسائل این بخش را به دو قسمت می‌توان تقسیم کرد؛ دسته اول مسائلی هستند که در آنها $r_o = \infty$ می‌باشد و دسته دوم مسائلی هستند که $r_o \neq \infty$ می‌باشد. در ادامه به بررسی این دو نوع از سؤالات می‌پردازیم.

### محاسبه بهره با در نظر گرفتن $r_o = \infty$

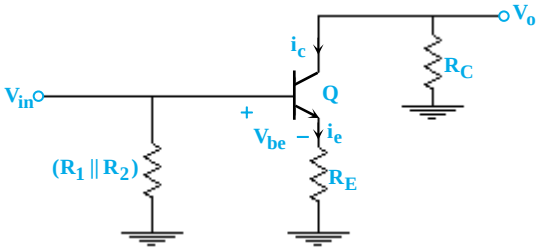
در صورتی که مقاومت $r_o$ ترانزیستورها برابر بی‌نهایت در نظر گرفته شود می‌توان بهره این مدارات را با کمک سه طبقه معروف از تقویت‌کننده‌ها یعنی امیتر مشترک، کلکتور مشترک و بیس مشترک محاسبه نمود.

۱ـ طبقه امیتر مشترک (C.E.): در این طبقه سیگنال ورودی به پایه بیس ترانزیستور اعمال می‌شود و سیگنال خروجی از پایه کلکتور گرفته می‌شود. شماتیک این تقویت‌کننده در حالت کلی در شکل مقابل نشان داده شده است.




**تقویت‌کننده امیتر مشترک**

برای محاسبه گین ولتاژ تقویت‌کننده امیتر مشترک، مدار معادل ac را به صورت مقابل رسم می‌کنیم. در صورتی که از جریان بیس صرف‌نظر کنیم، برای جریان‌های امیتر و کلکتور داریم:




$$i_e = i_c = \frac{-V_o}{R_C}$$

ولتاژ بیس ـ امیتر را می‌توان به صورت روبه‌رو بیان کرد:

$$V_{be} = V_{in} - R_E.i_e = V_{in} + \frac{R_E}{R_C}.V_o \qquad (I)$$

از طرفی ولتاژ بیس ـ امیتر را به صورت دیگری نیز می‌توان بیان کرد:

$$V_{be} = r_\pi.i_b = \frac{r_\pi}{\beta}.i_c = \frac{۱}{g_m}.\frac{-V_o}{R_C} \qquad (II)$$

با مقایسه روابط (I) و (II) داریم:

$$(I),(II) \Rightarrow V_{in} + \frac{R_E}{R_C}V_o = \frac{-V_o}{R_C.g_m} \Rightarrow V_o[\frac{R_E}{R_C} + \frac{۱}{g_m R_C}] = -V_{in} \Rightarrow \text{گین ولتاژ } A_V = \frac{V_o}{V_{in}} = \frac{-R_C}{R_E + \frac{۱}{g_m}}$$

در نتیجه ولتاژ خروجی را می‌توان به صورت زیر برحسب ولتاژ ورودی بیان کرد:

$$V_o = -۱۰k.I_o \xrightarrow[V_{in}=V_{\pi_۱}+V_{\pi_۲}]{I_o=g_m(V_{\pi_۱}+V_{\pi_۲})} V_o = -۱۰k \times g_m \times V_{in}$$

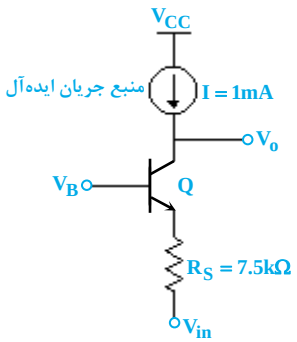
$$\Rightarrow A_V = -۲۰۰$$

### محاسبه بهره با در نظر گرفتن $r_o \neq \infty$

با در نظر گرفتن مقاومت $r_o$ دیگر روش و روابط ارائه شده در بخش قبل صادق نمی‌باشد. برای حل اینگونه مسائل در این قسمت دو روش ارائه می‌گردد که در اینجا به بررسی آنها می‌پردازیم.

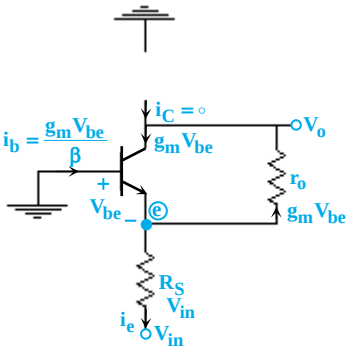
**روش اول ($r_o \neq \infty$):** اساس این روش استفاده از مدار معادل ارائه شده در بخش ابتدایی می‌باشد. نحوه کار در این روش پخش جریان‌ها در شاخه‌ها می‌باشد، ولی توصیه می‌شود که در مدارات با تعداد ترانزیستورهای کمتر از ۳ عدد از این روش استفاده شود. در ادامه با حل چند مثال به توضیح این روش می‌پردازیم.

**مثال ۲۸: در مدار شکل مقابل مقدار بهره ولتاژ چقدر است؟ (فرض کنید ترانزیستور در ناحیه فعال می‌باشد.)**
**($\beta = ۱۰۰$ , $r_o = ۱۰k\Omega$)**




۱) $-۷۵$
۲) $+۷۵$
۳) $-۱۰۰$
۴) $+۱۰۰$

☑ **پاسخ:** گزینه «۴» با کمک مدار معادل ac و پخش جریان‌ها در شاخه‌های مدار مطابق شکل زیر داریم. با نوشتن KVL در حلقه شامل خروجی و پیوند بیس ـ امیتر داریم:




$$KVL: V_{be} + g_m V_{be}.r_o + V_o = ۰ \rightarrow V_{be} = \frac{-V_o}{۱+g_m r_o}$$

با توجه به اینکه جریان کلکتور در حالت ac صفر می‌باشد، پس جریان امیتر و بیس برابر هستند.

$$\frac{V_e - V_{in}}{R_S} = \frac{g_m V_{be}}{\beta}$$

$$\xrightarrow{V_e=-V_{be}} \frac{-V_{be}-V_{in}}{R_S} = \frac{g_m V_{be}}{\beta} \Rightarrow \frac{-V_{in}}{R_S} = V_{be}.(\frac{۱}{R_S}+\frac{g_m}{\beta})$$

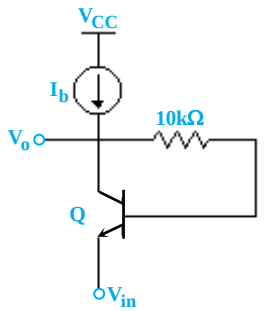
با جایگذاری $V_{be} = \frac{-V_o}{۱+g_m r_o}$ در رابطه فوق داریم:

$$\frac{-V_{in}}{R_S} = \frac{-V_o}{۱+g_m r_o}.(\frac{۱}{R_S}+\frac{g_m}{\beta}) \Rightarrow \frac{V_o}{V_{in}} = \frac{(۱+g_m r_o)}{R_S}.\frac{۱}{\frac{۱}{R_S}+\frac{g_m}{\beta}} \Rightarrow A_V = \frac{۱+g_m r_o}{۱+\frac{R_S}{r_\pi}} \simeq \frac{\beta r_o}{R_S + r_\pi}$$

با توجه به اینکه جریان ترانزیستور ۱mA می‌باشد، $g_m = ۴۰ms$ و $r_\pi = \frac{\beta}{g_m} = ۲/۵k\Omega$ می‌باشد؛ در نتیجه گین کلی برابر می‌شود با:

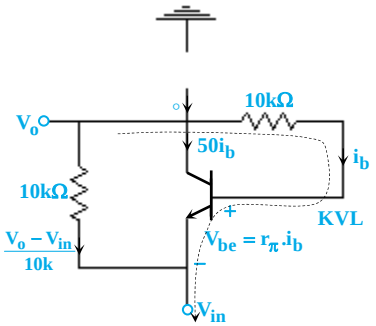
$$A_V = +\frac{۱۰۰ \times ۱۰k}{۲/۵k + ۷/۵k} = +۱۰۰$$

**مثال ۲۹: با فرض اینکه ترانزیستور در ناحیه فعال می‌باشد، بهره ولتاژ مدار چقدر می‌باشد؟ ($\beta = ۵۰$ , $r_o = ۱۰k\Omega$ , $g_m = ۱۰ms$)**




۱) $-۱$
۲) $+۱$
۳) $+\frac{۲}{۳}$
۴) $-\frac{۲}{۳}$

☑ **پاسخ:** گزینه «۲» به کمک روش پخش جریان‌ها مطابق شکل زیر و استفاده از قاعده KVL در حلقه شامل خروجی و پیوند بیس ـ امیتر و قاعده KCL در پایه کلکتور ترانزیستور داریم:




$$KVL: V_o = 10 i_b + V_{be} + V_{in} = V_{in} + (10 + r_\pi) i_b$$

$$\Rightarrow V_o = V_{in} + 15 i_b \qquad (I)$$

$$KCL: i_b + 50 i_b + \frac{V_o - V_{in}}{10k} = 0$$

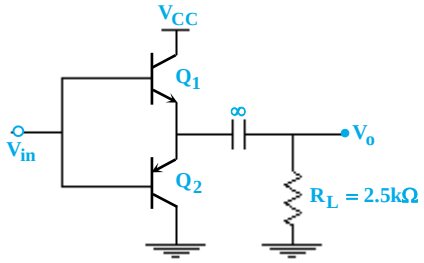
$$\Rightarrow i_b = \frac{V_{in} - V_o}{510k} \qquad (II)$$

با جایگذاری رابطه (II) در (I) داریم:

$$(I),(II) \Rightarrow V_o = V_{in} + 15\left(\frac{V_{in} - V_o}{510}\right) \Rightarrow V_o\left(1 + \frac{15}{510}\right) = V_{in}\left(1 + \frac{15}{510}\right) \Rightarrow \frac{V_o}{V_{in}} = +1$$

**تذکر:** روش اول علاوه بر مداراتی که در آنها اثر $r_o$ در نظر گرفته شده است، در مورد مدارات غیرکلاسیک که مسیرهای زیادی بین ورودی و خروجی وجود دارد، کارآمد می‌باشد؛ به مثال بعدی توجه کنید.

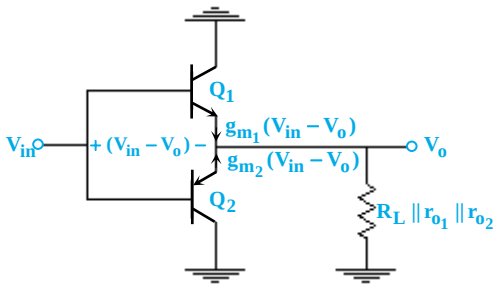
**مثال ۳۰:** در مدار شکل زیر با فرض $r_{o_1} = r_{o_2} = 20k\Omega$ و $g_{m_1} = g_{m_2} = 2ms$ بهره ولتاژ چقدر می‌باشد؟




۱) $-\frac{8}{9}$ ۲) $+\frac{9}{8}$

۳) $+\frac{8}{9}$ ۴) $-\frac{9}{8}$

☑ **پاسخ:** گزینه «۳» **روش اول:** با کمک روش پخش جریان‌ها و مدار معادل ac زیر داریم:




$$V_o = [(g_{m_1} + g_{m_2})(V_{in} - V_o)] \times (R_L \| r_{o_1} \| r_{o_2})$$

با ساده‌سازی رابطه فوق داریم:

$$\frac{V_o}{V_{in}} = \frac{(g_{m_1} + g_{m_2}).(R_L \| r_{o_1} \| r_{o_2})}{1 + (g_{m_1} + g_{m_2}).(R_L \| r_{o_1} \| r_{o_2})}$$

با عددگذاری در رابطه فوق داریم:

$$A_V = \frac{(4ms) \times (2/5k \| 20k \| 20k)}{1 + (4ms) \times (2/5k \| 20k \| 20k)} = \frac{8}{1+8} = \frac{8}{9}$$

**روش دوم ($r_o \neq \infty$)** : در صورتی که یک شبکه پیچیده به همراه سیگنال ورودی و سیگنال خروجی به صورت زیر باشد، می‌توان نشان داد که بهره این شبکه از رابطه زیر محاسبه می‌شود.

$$A_V = \frac{V_{out}}{V_{in}} = -G_m . R_{out}$$

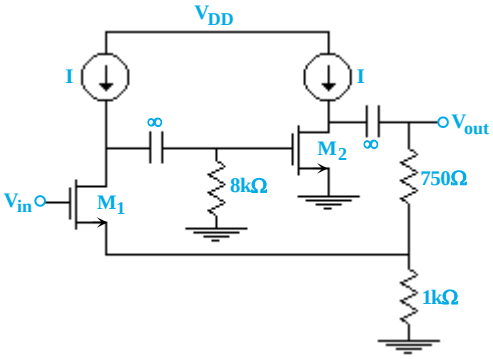
در رابطه فوق $R_{out}$ مقاومت خروجی شبکه با در نظر گرفتن اثر مقاومت خروجی ترانزیستورها ($r_o$) می‌باشد و $G_m$ ترارسانایی معادل کل شبکه بدون در نظر گرفتن اثر مقاومت خروجی ترانزیستورها ($r_o$) می‌باشد. دقت شود روش محاسبه‌ی $G_m$ برای یک شبکه به صورت زیر می‌باشد:

$$G_m = \left.\frac{I_{out}}{V_{in}}\right|_{V_o = 0}$$

در واقع $G_m$ برابر نسبت جریان اتصال کوتاه خروجی به ولتاژ ورودی می‌باشد. برای فهم بهتر این روش به حل مثال با این روش می‌پردازیم.

**مثال ۱۸:** بهره ولتاژ مدار شکل زیر کدام می‌باشد؟

$(g_{m_{1,2}} = 1ms \quad , r_{o_{1,2}} = \infty)$



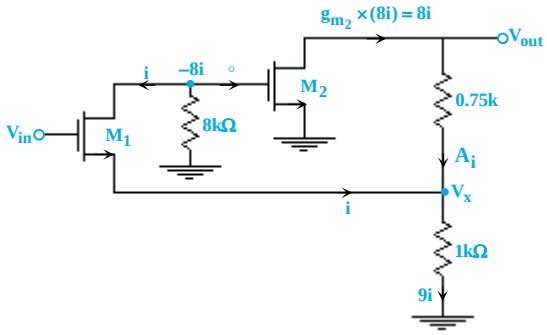

۱) ۰/۵

۲) ۱/۵

۳) ۱

۴) ۲/۵

**پاسخ:** گزینه «۲» در صورتی که فرض کنیم جریان ترانزیستور $M_1$ برابر i باشد، سعی می‌کنیم ولتاژ ورودی و همچنین ولتاژ خروجی را برحسب جریان i بیان کنیم:




$$V_{out} = 0/75(8i) + 1(9i) = 15i$$

$$g_{m_1}(V_{in} - V_x) = i \Rightarrow i = V_{in} - 9i \Rightarrow V_{in} = 10i$$

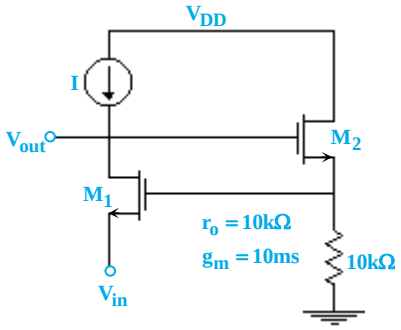
حال می‌توان گین ولتاژ را به صورت زیر محاسبه کرد:

$$A_V = \frac{V_o}{V_{in}} = \frac{15i}{10i} = 1/5$$

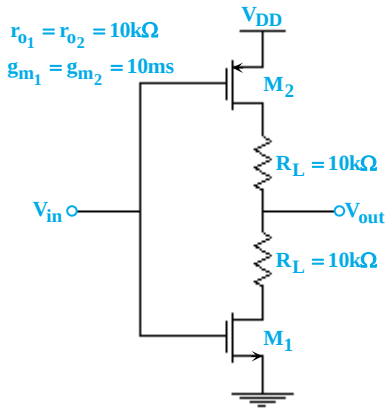
## محاسبه بهره با در نظر گرفتن $r_o \neq \infty$

این دسته از مسائل به دو روش قابل حل می‌باشند که در بخش مربوط به ترانزیستورهای BJT هر دو روش به طور کامل توضیح داده شدند. در روش اول باید از مدار معادل‌های ارائه شده در قسمت ابتدایی درسنامه (۲) استفاده کنیم، سپس با کمک پخش جریان‌ها در شاخه‌های مدار بهره را محاسبه کنیم و در روش دوم باید از رابطه $A_V = -G_m.R_{out}$ استفاده کنیم. در ادامه به بررسی مثال از هر دو روش فوق می‌پردازیم.

**مثال ۱۹:** بهره‌ی ولتاژ مدارات زیر را با استفاده از روش پخش جریان محاسبه کنید. $(r_o \neq \infty)$

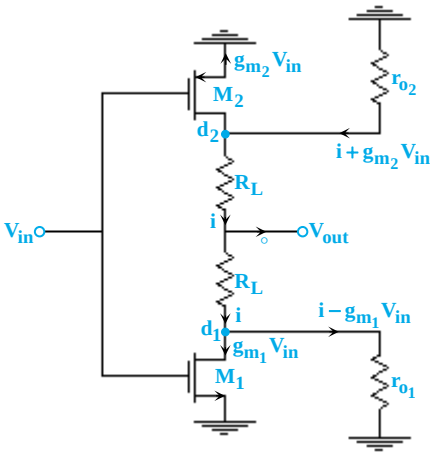



(ب)




(الف)

**پاسخ:** الف) ابتدا مدار معادل ac را با در نظر گرفتن اثر $r_o$ رسم می‌کنیم، سپس جریان‌ها را مطابق شکل مقابل در شاخه‌ها پخش می‌کنیم. فرض می‌کنیم که جریان مقاومت‌های بار برابر i باشد. ولتاژ پایه‌های درین دو ترانزیستور برابر هستند با:




$$V_{d_1} = r_{o_1}(i - g_{m_1}V_{in}) \quad , \quad V_{d_2} = -r_{o_2}(i + g_{m_2}V_{in})$$

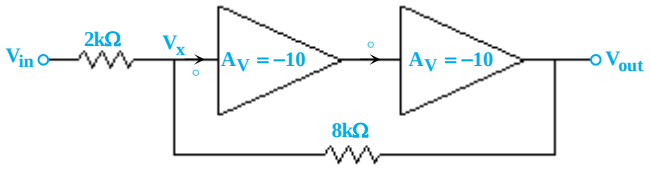
جریان i را می‌توان به صورت زیر نوشت:

$$i = \frac{V_{d_2} - V_{d_1}}{2R_L} = \frac{(g_{m_1}r_{o_1} - g_{m_2}r_{o_2})V_{in} - (r_{o_1} + r_{o_2})i}{2R_L}$$

با توجه به اینکه $r_{o_1} = r_{o_2}$ و $g_{m_1} = g_{m_2}$ می‌باشد، جریان i برابر می‌شود با:

$$i = \frac{-r_o}{R_L}.i \Rightarrow i = 0$$

در نتیجه مدار معادل ac را می‌توان به صورت شکل زیر ساده کرد، همچنین ولتاژ $V_x$ را می‌توان به صورت زیر به دست آورد:



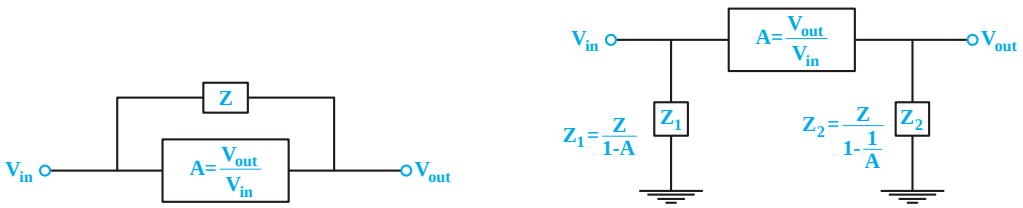

جمع آثار: $V_x = \frac{8V_{in} + 2V_o}{10}$

$$V_o = (-10)\times(-10)\times\left(\frac{8V_{in} + 2V_o}{10}\right) \Rightarrow +V_o = 80V_{in} + 20V_o \Rightarrow \frac{V_o}{V_{in}} \simeq -4$$

**تمرین: به عنوان تمرین مثال ۱۷ را با در نظر گرفتن $r_{o_1} = r_{o_2} = 10k\Omega$ با هر دو روش حل کنید.**

## قضیه میلر

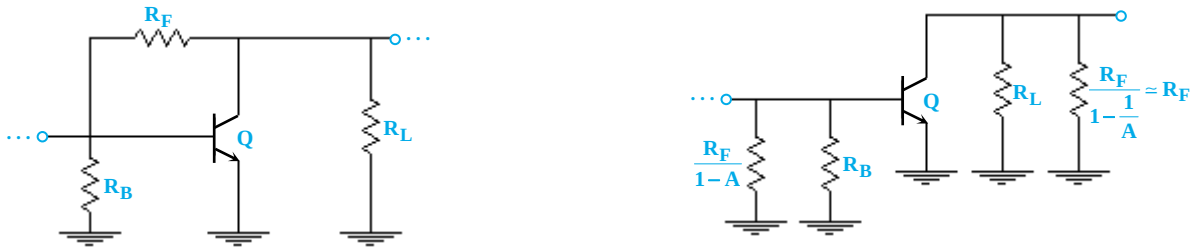
قضیه میلر یکی از قضایای معروف در مدارهای الکترونیکی می‌باشد که گاهی اوقات محاسبات را ساده‌تر می‌کند، اما با توجه به اینکه در سال‌های اخیر این قضیه باعث پاسخگویی غلط داوطلبان به برخی سؤالات شده است در انتهای این فصل به آن می‌پردازیم. البته گفتنی است که این قضیه از نظر قضایای مداری درست نمی‌باشد؛ زیرا تنها پارامترهای مؤثر در هر شبکه برای این قضیه $Z_1$، $Z_2$ (پارامترهای ماتریس امپدانس) و گین مدار می‌باشند، در حالی که طبق قضایای دوقطبی در مدارهای الکتریکی هر شبکه دو دهنه با یک ماتریس $2\times2$ (یعنی چهار عنصر) توصیف می‌شود. در هر حال طبق قضیه‌ی میلر هرگاه بین پایه‌های ورودی و خروجی یک تقویت‌کننده با بهره $A = \frac{V_{out}}{V_{in}}$ یک امپدانس $Z$ وصل شده باشد می‌توان امپدانس $Z$ را باز کرد و طبق شکل زیر امپدانس‌های $Z_1$ و $Z_2$ را به ترتیب در گره ورودی و خروجی قرار داد.




**به‌کارگیری قضیه میلر در مدارهای الکترونیکی**

حالت‌های به‌کارگیری قضیه میلر در مدارهای الکترونیکی را می‌توان به دو دسته تقسیم‌بندی کرد:

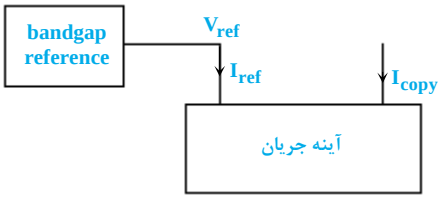
**الف ـ میلر نوع اول:** در این موارد مقاومت نسبتاً بزرگی بین دو نقطه با گین زیاد و منفی وصل می‌شود. مثلاً مانند شکل زیر می‌توان تصور کرد که مقاومت $R_F$ بین پایه‌های بیس و کلکتور وصل شده است. مطابق شکل زیر با فرض $|A| >> 1$ مقاومت $R_F$ را به دو مقاومت تجزیه می‌کنیم که در صورت بزرگ بودن گین میلر، مقاومت سمت راست تقریباً برابر $R_F$ می‌شود، سپس گین $A$ (بین دو نقطه‌ای که مقاومت $R_F$ وصل شده است) را حساب می‌کنیم و فرض بزرگ بودن گین را مجدد بررسی می‌کنیم، در صورتی که این فرض برقرار نباشد، میلر جواب درست را به ما نمی‌دهد.




**میلر نوع اول**

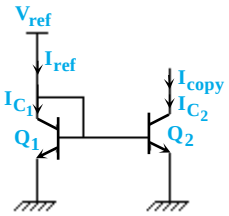
## آینه جریان دوقطبی

یک روش پیاده‌سازی آینه جریان استفاده از ترانزیستورهای دوقطبی است. فرض شود که با استفاده از یک مدار bandgap reference یک ولتاژ و جریان مرجع بسیار دقیق که مستقل از دما است تولید شده است. می‌خواهیم از جریان $I_{ref}$ یک کپی بگیریم و در نقطه‌ای دیگر از مدارمان از این جریان برای تأمین بایاس ترانزیستور استفاده نماییم. جریان کپی را با $I_{copy}$ نمایش می‌دهیم. در شکل مقابل این جریان نشان داده شده است.




آینه جریان

برای پیاده‌سازی آینه جریان دو قطبی از مدار نشان داده شده در شکل مقابل استفاده می‌نماییم. جریان ترانزیستور $Q_1$ را با $I_{C_1}$ و جریان عبوری از ترانزیستور $Q_2$ را با $I_{C_2}$ نمایش می‌دهیم.




آینه جریان دوقطبی

جریان مرجع $(I_{ref})$ و جریان کپی $(I_{copy})$ روی شکل مقابل نشان داده شده است. جریان $I_{copy}$ با جریان $I_{C_2}$ برابر می‌باشد، اما جریان $I_{ref}$ برابر مجموع جریان $I_{C_1}$ و جریان بیس ترانزیستور $Q_1$ $(\frac{I_{C_1}}{\beta_1})$ و جریان بیس ترانزیستور $Q_2$ $(\frac{I_{C_2}}{\beta_2})$ است. پس داریم:

$$I_{copy} = I_{C_2} \qquad (1)$$

$$I_{ref} = I_{C_1} + \frac{I_{C_1}}{\beta_1} + \frac{I_{C_2}}{\beta_2} \qquad (2)$$

بنابراین نسبت جریان $\frac{I_{copy}}{I_{ref}}$ طبق رابطه مقابل به دست می‌آید:

$$\frac{I_{copy}}{I_{ref}} = \frac{I_{C_2}}{I_{C_1}(1+\frac{1}{\beta_1}) + \frac{I_{C_2}}{\beta_2}} \qquad (3)$$

جریان عبوری از ترانزیستور دوقطبی با توجه به رابطه $I_S e^{\frac{V_{BE}}{V_T}}$ تعیین می‌شود، بنابراین می‌توان نسبت جریان $\frac{I_{C_1}}{I_{C_2}}$ را به صورت رابطه زیر نوشت:

$$\frac{I_{C_1}}{I_{C_2}} = \frac{I_{S_1}}{I_{S_2}} \frac{e^{\frac{V_{BE_1}}{V_T}}}{e^{\frac{V_{BE_2}}{V_T}}} \qquad (4)$$

با توجه به اینکه بیس ترانزیستور $Q_1$ به $Q_2$ به یکدیگر متصل شده است و پایه امیتر نیز زمین شده است، بنابراین می‌توان گفت که ولتاژ $V_{BE}$ این دو ترانزیستور با هم برابر می‌باشند. در نتیجه رابطه (۴) به صورت زیر ساده می‌شود.

$$\frac{I_{C_1}}{I_{C_2}} = \frac{I_{S_1}}{I_{S_2}} \qquad (5)$$

از آنجایی که جریان اشباع معکوس متناسب با سطح مقطع ترانزیستور دو قطبی است با فرض آنکه سطح مقطع ترانزیستور $Q_2$ $(A_{Q_2})$ $n$ برابر سطح مقطع ترانزیستوری $Q_1$ $(A_{Q_1})$ باشد، بنابراین خواهیم داشت:

$$\frac{I_{S_1}}{I_{S_2}} = \frac{A_{Q_1}}{A_{Q_2}} \xrightarrow{\text{رابطه (۵)}} \frac{I_{C_1}}{I_{C_2}} = \frac{1}{n} \qquad (6)$$

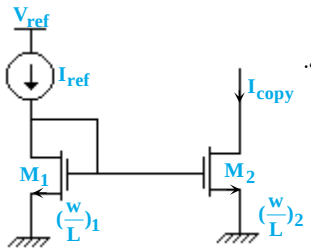
$$A_{Q_2} = nA_{Q_1}$$

از ترکیب رابطه (۳) و (۶) می‌توان نسبت جریان $\frac{I_{copy}}{I_{ref}}$ را به صورت زیر به دست آورد:

$$\frac{I_{copy}}{I_{ref}} = \frac{I_{C_2}}{\frac{I_{C_2}}{n}(1+\frac{1}{\beta_1}) + \frac{I_{C_2}}{\beta_2}} \Rightarrow \frac{I_{copy}}{I_{ref}} = n\frac{1}{1+\underbrace{(\frac{1}{\beta_1}+\frac{n}{\beta_2})}_{x}} \Rightarrow \frac{I_{copy}}{I_{ref}} = \frac{n}{1+x} \qquad (7)$$

## آینه جریان ماسفتی

در بخش قبلی آینه جریان دوقطبی به طور کامل مورد مطالعه قرار گرفت. همانطور که دیدیم اگر دو ترانزیستور دارای ولتاژ $V_{BE}$ یکسان باشند و سطح مقطع یکی n برابر دیگری باشد، جریان با ضریب n کپی می‌شود. n برابر شدن سطح مقطع در ترانزیستورهای دوقطبی بدان معناست که تعداد n ترانزیستور با سطح مقطع $A_Q$ با یکدیگر موازی شده‌اند که این منجر به افزایش مساحت اشغال شده توسط منبع جریان می‌شود. از طرفی به دلیل محدود بودن β در ترانزیستورهای دوقطبی خطایی در جریان کپی شده حاصل می‌گردید. برای حل این مشکلات به سراغ آینه جریان ماسفتی می‌رویم. در شکل زیر یک آینه جریان ماسفتی نشان داده شده است. ولتاژ $V_{GS}$ دو ترانزیستور با یکدیگر برابر می‌باشد.




با فرض آنکه $(\frac{W}{L})_2$، n برابر $(\frac{W}{L})_1$ باشد، می‌توان به صورت زیر نشان داد که نسبت جریان $\frac{I_{copy}}{I_{ref}}$ برابر با n می‌باشد.

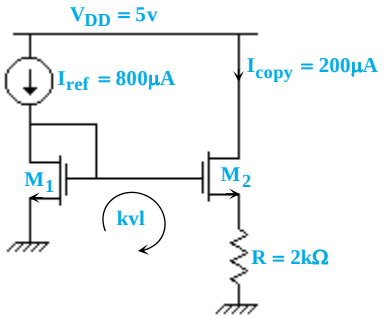
$$\frac{I_{copy}}{I_{ref}}=\frac{\cancel{\frac{1}{2}\mu_n c_{ox}}(\frac{W}{L})_2\cancel{(V_{GS_2}-V_{TH})^2}}{\cancel{\frac{1}{2}\mu_n c_{ox}}(\frac{W}{L})_1\cancel{(V_{GS_1}-V_{TH})^2}}\Rightarrow\frac{I_{copy}}{I_{ref}}=\frac{(\frac{W}{L})_2}{(\frac{W}{L})_1}=n$$

همانطور که دیده می‌شود، با توجه به صفر بودن جریان گیت ترانزیستورهای ماسفت، هیچ خطایی در جریان کپی شده حاصل نمی‌شود.

**مثال ۸: در منبع جریان مقابل دو ترانزیستور مشابه می‌باشند.**

**نسبت $\frac{W}{L}$ چقدر باشد تا جریان $I_{copy}$ برابر با ۲۰۰μA شود؟**

$$(\mu_n c_{ox}=0/4\frac{mA}{V^2})$$




☑ **پاسخ:** ابتدا یک KVL در حلقه مشخص شده بر روی شکل می‌زنیم و رابطه بین $V_{Gs_1}$ و $V_{Gs_2}$ را به دست می‌آوریم.

$$V_{Gs_1}=V_{Gs_2}+RI_{copy}\Rightarrow V_{Gs_1}-V_{Gs_2}=0/4V\qquad(1)$$

از طرفی ولتاژ $V_{Gs}$ مربوط به هر یک از ترانزیستورها را می‌توان با استفاده از رابطه زیر محاسبه نمود:

$$V_{Gs_1}=V_{TH}+\sqrt{\frac{I_{ref}}{\frac{1}{2}\mu_n c_{ox}\frac{W}{L}}}\quad,\quad V_{Gs_2}=V_{TH}+\sqrt{\frac{I_{copy}}{\frac{1}{2}\mu_n c_{ox}\frac{W}{L}}}$$

بنابراین اختلاف ولتاژ $V_{Gs_1}-V_{Gs_2}$ را به صورت زیر محاسبه می‌نماییم:

$$\Rightarrow V_{Gs_1}-V_{Gs_2}=\sqrt{\frac{I_{ref}}{\frac{1}{2}\mu_n c_{ox}\frac{W}{L}}}-\sqrt{\frac{I_{copy}}{\frac{1}{2}\mu_n c_{ox}\frac{W}{L}}}$$

$$\Rightarrow V_{Gs_1}-V_{Gs_2}=\sqrt{\frac{0/8mA}{\frac{1}{2}\times 0/4\frac{mA}{V^2}\times\frac{W}{L}}}-\sqrt{\frac{0/2mA}{\frac{1}{2}\times 0/4\frac{mA}{V^2}\times\frac{W}{L}}}\Rightarrow V_{Gs_1}-V_{Gs_2}=\sqrt{\frac{4}{\frac{W}{L}}}-\sqrt{\frac{1}{\frac{W}{L}}}$$

$$\Rightarrow V_{Gs_1}-V_{Gs_2}=\frac{1}{\sqrt{\frac{W}{L}}}\xrightarrow{\text{رابطه}(1)}\frac{1}{\sqrt{\frac{W}{L}}}=0/4\Rightarrow\frac{W}{L}=6/25$$

بنابراین لازم است تا نسبت $\frac{W}{L}$ دو ترانزیستور برابر با ۶/۲۵ باشد تا جریان کپی شده برابر با ۲۰۰μA شود.

بنابراین با داشتن جریان کلکتور هر یک از ترانزیستورها می‌توان ولتاژ خروجی را به صورت زیر محاسبه نمود.

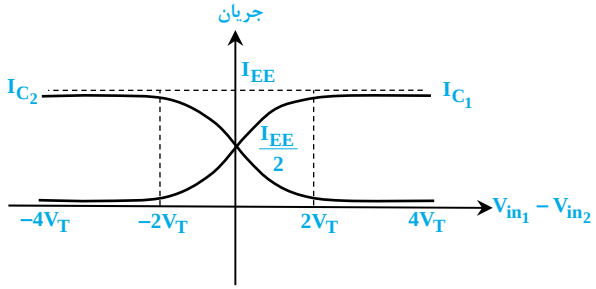
$$\begin{cases} V_{out_1} = V_{CC} - R_C I_{C_1} \Rightarrow V_{out_1} = V_{CC} - R_C \dfrac{I_{EE}}{2} \\ V_{out_2} = V_{CC} - R_C I_{C_2} \Rightarrow V_{out_2} = V_{CC} - R_C \dfrac{I_{EE}}{2} \end{cases} \Rightarrow V_{out} = V_{out_1} - V_{out_2} \Rightarrow V_{out} = 0$$

بنابراین اختلاف ولتاژهای خروجی در مد مشترک برابر با صفر می‌باشد.

حال اگر ولتاژ بیس ترانزیستور $Q_1$ را افزایش و ولتاژ بیس ترانزیستور $Q_2$ را کاهش دهیم ( یعنی اینکه اختلاف ولتاژ $(V_{in_1} - V_{in_2})$ را زیاد کنیم) در این صورت ولتاژ بیس ـ امیتر ترانزیستور $Q_1$ نسبت به $Q_2$ افزایش یافته به طوری که هر چه این اختلاف $V_{in_1} - V_{in_2}$ بیشتر می‌شود سهم قابل توجهی از جریان $I_{EE}$ از ترانزیستور $Q_1$ عبور می‌کند و تنها بخش بسیار جزئی از این جریان از ترانزیستور $Q_2$ عبور خواهد کرد. در واقع داریم:

$$\begin{cases} V_{BE_1} - V_{BE_2} = V_{in_1} - V_{in_2} \\ V_{BE_1} = V_T \mathrm{Ln} \dfrac{I_{C_1}}{I_S} \\ V_{BE_2} = V_T \mathrm{Ln} \dfrac{I_{C_2}}{I_S} \end{cases} \Rightarrow V_{in_1} - V_{in_2} = V_T \mathrm{Ln} \frac{I_{C_1}}{I_{C_2}} \xrightarrow{I_{C_1}+I_{C_2}=I_{EE}} \begin{cases} I_{C_1} = \dfrac{I_{EE}}{1+e^{-\frac{V_{id}}{V_T}}} & (1) \\ I_{C_2} = \dfrac{I_{EE}}{1+e^{\frac{V_{id}}{V_T}}} & (2) \end{cases}$$

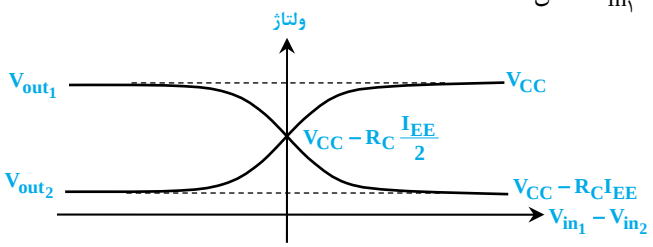
طبق روابط ۱ و ۲ هر چه اختلاف ولتاژ ورودی را افزایش دهیم جریان $I_{C_1}$ بیشتر شده و به سمت $I_{EE}$ میل می‌کند. همچنین جریان $I_{C_2}$ کاهش پیدا کرده و به صفر میل می‌کند. شکل مقابل مشخصه تغییرات جریان کلکتور به ازای تغییرات ورودی را نشان می‌دهد.



تغییرات جریان بر حسب تغییرات تفاضل ولتاژ ورودی

همانطور که از شکل مقابل پیداست در ناحیه‌ای که تغییرات ولتاژ تفاضلی ورودی بین $-2V_T$ و $2V_T$ است، تغییرات جریان به صورت خطی می‌باشد، بنابراین در این ناحیه می‌توان ترانزیستور را با مدل سیگنال کوچک مدل نمود. بنابراین شرط سیگنال کوچک عبارت است از: $|V_{in_1} - V_{in_2}| < 2V_T \simeq 50mV$

نکته‌ی دیگری که از منحنی شکل بالا پیداست این است که اگر قدر مطلق اختلاف ولتاژ تفاضلی ورودی از $4V_T$ بیشتر شود، آنگاه جریان $I_{EE}$ به طور کامل از یکی از ترانزیستورها عبور می‌کند و جریان ترانزیستور دیگر صفر می‌شود. بنابراین اگر $|V_{in_1} - V_{in_2}|$ برابر $4V_T$ یعنی حدود $100mV$ شود تقریب نسبتاً خوبی است که یکی از ترانزیستورها را خاموش و ترانزیستور دیگر را روشن در نظر بگیریم. در شکل زیر تغییرات ولتاژهای خروجی $V_{out_1}$ و $V_{out_2}$ برحسب تغییرات $V_{in_1} - V_{in_2}$ نشان داده شده است.

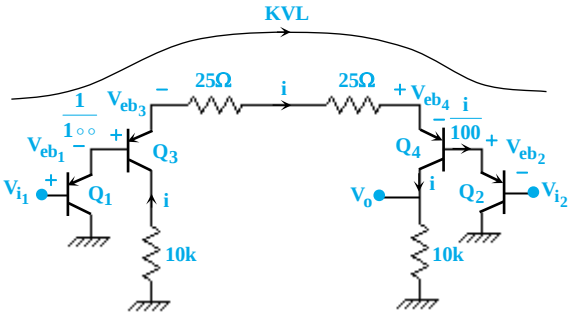


تغییرات ولتاژ خروجی بر حسب تغییرات تفاضل ولتاژ ورودی

## تحلیل سیگنال کوچک تقویت‌کننده‌های تفاضلی دوقطبی

در بخش پیش رفتار سیگنال بزرگ تقویت‌کننده‌های تفاضلی دوقطبی را بررسی کردیم. در این بخش می‌خواهیم رفتار سیگنال کوچک این تقویت‌کننده‌ها را بررسی نماییم. همانطور که پیش‌تر گفته شد، در اغلب موارد تقویت‌کننده‌های تفاضلی دارای تقارن مداری می‌باشند. در نتیجه می‌توان با استفاده از روش نیم‌مدار که در ادامه توضیح داده می‌شود این مدارات را به راحتی تحلیل سیگنال کوچک نمود. در صورتی که مدار فاقد تقارن باشد از روش پخش جریان به منظور تحلیل مدارمان استفاده می‌نماییم که آن را نیز در ادامه بررسی خواهیم کرد.

**پاسخ:** در مدارهای ac مدار را به شکل زیر رسم کرده و با KVL زدن در مسیر نشان داده شده روی شکل رابطه بین جریان i و $V_{id}$ را به‌دست می‌آوریم.




$$KVL: V_{id} = V_{be_1} + V_{be_3} + 0/05i + V_{eb_4} + V_{eb_2}$$

$$\rightarrow V_{id} = \frac{1}{g_{m_1}}\frac{i}{100} + \frac{1}{g_{m_3}}i + 0/05i + \frac{1}{g_{m_4}}i + \frac{1}{g_{m_2}}\frac{i}{100}$$

$$I_{C_{1-4}} = 1mA \rightarrow g_{m_{1-4}} = 40ms$$

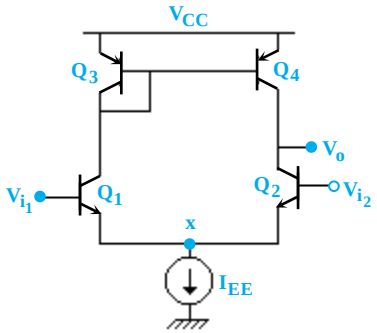
$$\rightarrow i = 10V_{id}$$

$$V_o = 10i \rightarrow \frac{V_o}{V_{id}} = 100$$

**نکته ۲:** گروهی از تقویت‌کننده‌های تفاضلی وجود دارد که با نام تقویت‌کننده تفاضلی با بار فعال شناخته می‌شوند. در شکل زیر یک تقویت‌کننده تفاضلی با بار فعال نشان داده شده است. همانطور که مشاهده می‌شود در مدار تقارن وجود ندارد زیرا ترانزیستور $Q_3$ با اتصال بار دیودی است. بنابراین نمی‌توان از روش نیم‌مدار استفاده نمود. اما باید توجه کرد که در صورتی که ترانزیستور ($Q_1$ و $Q_2$) و ترانزیستورهای ($Q_3$ و $Q_4$) از نظر مشخصاتی یکسان باشند در این صورت می‌توان در مد تفاضلی گره x را به عنوان زمین مجازی در نظر بگیریم زیرا در حالت ac نوسانات گره x بسیار کوچک و قابل صرف‌نظر می‌باشد.

نکته دیگری که در رابطه با این تقویت‌کننده‌ها باید به خاطر داشت این است که این تقویت‌کننده‌ها تنها دارای یک سر خروجی می‌باشند.

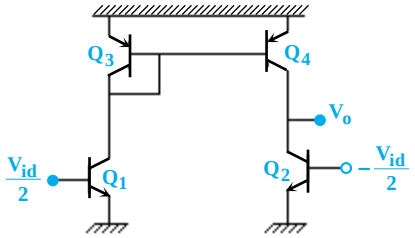
برای اینکه فهم بهتری از نحوه عملکرد این گروه از تقویت‌کننده‌های تفاضلی را داشته باشیم به بررسی مد تفاضلی تقویت‌کننده شکل مقابل می‌پردازیم.




تقویت کننده تفاضلی با بار فعال

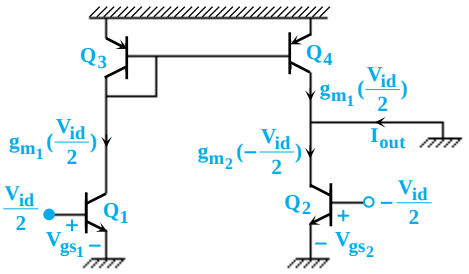
در شکل مقابل مدار معادل ac تقویت‌کننده در مد تفاضلی نشان داده شده است. همانطور که مشاهده می‌شود گره x را به عنوان زمین در نظر گرفته‌ایم. برای محاسبه بهره مدار از رابطه $-G_mR_{out}$ استفاده می‌کنیم. مقاومتی که از گره خروجی دیده می‌شود برابر است با مقاومت ناشی از ترانزیستور $Q_2$ $(r_{o_2})$ موازی با مقاومت ترانزیستور $Q_4$ $(r_{o_4})$. بنابراین داریم:

$$R_{out} = r_{o_2} \parallel r_{o_4}$$




مدار معادل ac تقویت‌کننده تفاضلی با بار فعال

برای محاسبه $G_m$ مطابق شکل مقابل گره خروجی را به زمین اتصال کوتاه می‌کنیم و جریان خروجی را $I_{out}$ در نظر می‌گیریم. جریانی که از ترانزیستور $Q_1$ عبور می‌کند برابر با $g_{m_1}V_{gs_1}$ می‌باشد. با توجه به اینکه $V_{gs_1}$ برابر با $\frac{V_{id}}{2}$ می‌باشد، بنابراین جریان $g_{m_1}\frac{V_{id}}{2}$ از ترانزیستور $Q_1$ عبور می‌کند. این جریان توسط ترانزیستورهای $Q_3$ و $Q_4$ در شاخه سمت راست مدار کپی می‌شود. بنابراین جریان ترانزیستور $Q_4$ نیز برابر $g_{m_1}\frac{V_{id}}{2}$ می‌شود.

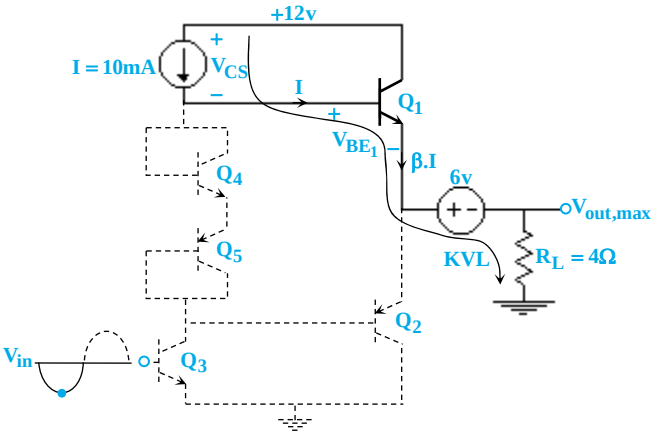



محاسبه $G_m$ تقویت کننده با بار فعال

جریان عبوری از ترانزیستور $Q_2$ نیز طبق رابطه $g_{m_2}V_{gs_2}$ برابر با $g_{m_2}(-\frac{V_{id}}{2})$ خواهد بود. حال اگر در گره خروجی یک KCL بزنیم مقدار $G_m$ به دست می‌آید.

$$I_{out} = -g_{m_1}\frac{V_{id}}{2} - g_{m_2}\frac{V_{id}}{2} \Rightarrow G_m = -\frac{g_{m_1} + g_{m_2}}{2}$$

☑ **پاسخ:** گزینه «۴» اتصال بار همراه با خازن برای صرفه‌جویی در منابع تغذیه می‌باشد؛ زیرا خازن در حالت DC شارژ می‌شود و در نیم‌سیکل منفی نقش منبع تغذیه‌ی مدار را ایفا می‌کند. ترانزیستورهای $Q_۴$ و $Q_۵$ نیز به‌صورت اتصال دیودی هستند و در واقع نقش دیود برای در آستانه‌ی روشن قرار دادن ترانزیستورهای $Q_۱$ و $Q_۲$ را بازی می‌کنند. با توجه به تقارن موجود در مدار ولتاژ امیتر ترانزیستورهای $Q_۱$ و $Q_۲$ برابر با ۶ ولت می‌باشد و چون جریانی از بار در حالت DC عبور نمی‌کند $(V_{o,DC}=۰)$، خازن به اندازه‌ی ۶ ولت شارژ می‌شود. برای نیم‌سیکل مثبت ولتاژ خروجی ترانزیستورهای $Q_۳$، $Q_۴$ و $Q_۵$ خاموش می‌شوند و تمام جریان ۱۰mA وارد بیس ترانزیستور $Q_۱$ می‌شود، در این حالت شرط فعال ماندن منبع جریان را بررسی می‌کنیم:

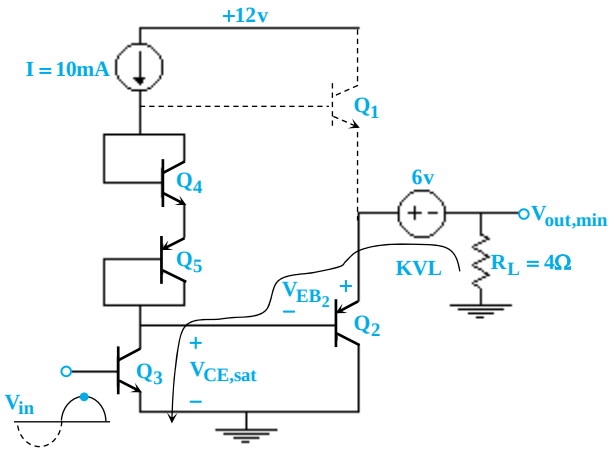



$$KVL: V_{CS}=۱۲-(V_{BE_۱}+۶+\beta.I.R_L)$$

$$V_{CS}=۱۲-(۰/۷+۶+۴)$$

$$V_{CS}=۱/۳>V_{CE,Sat}$$

**روش تستی:** در بسیاری از مسائل با این ساختار، عامل محدود کننده اصلی محدودیت جریان‌دهی بیس ترانزیستور $Q_۱$ است. در این مسئله با بررسی این محدودیت به عدد چهار ولت می‌رسیم و چون گزینه کمتری وجود ندارد همین گزینه جواب سؤال است.



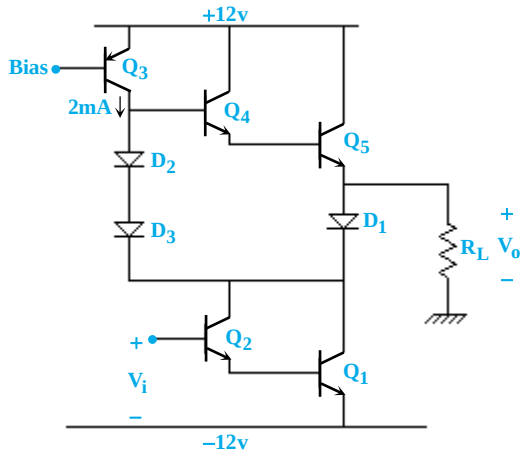

پس عامل محدودکننده‌ی حداکثر ولتاژ خروجی، اشباع منبع جریان نبوده و حداکثر میزان ولتاژ خروجی در نیم‌سیکل مثبت برابر ۴ ولت می‌شود. در نیم‌سیکل منفی نیز ترانزیستور $Q_۳$ در حالت حدی با افزایش ورودی اشباع می‌شود و لذا طبق شکل مقابل داریم:

$$KVL: V_{out,min}=-۶+V_{EB_۲}+V_{CE,Sat}$$

$$V_{out,min}=-۵v$$

لذا می‌توان گفت برای آنکه یک شکل موج تمام سینوسی در خروجی داشته باشیم، حداکثر مقدار دامنه‌ی خروجی باید برابر ۴ ولت باشد.

**مثال ۸: در تقویت‌کننده توان شکل زیر، توان مصرف شده در مدار به ازای $V_o=۰v$ و حداکثر توانی که می‌توان قبل از برش در خروجی به $R_L=۸\Omega$ اعمال کرد، کدام گزینه است؟**




$\beta=۱۰۰$

$V_{BE(on)}=۰/۷v$

$|V_{CE(sat)}|=۰/۲v$

۱) ۳/۲۴w , ۲۴mw

۲) ۶/۷۶w , ۲۴mw

۳) ۶/۷۶w , ۴۸mw

۴) ۳/۲۴w , ۴۸mw

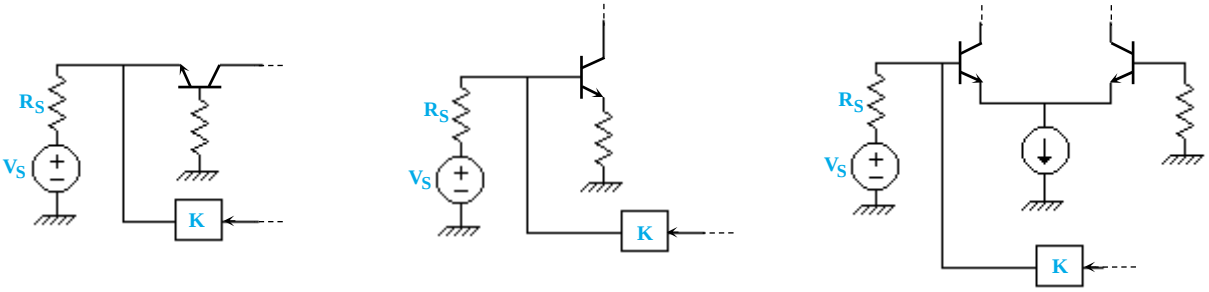
☑ **پاسخ:** گزینه «۳» به ازای $V_o=۰$، دیود $D_۱$ و ترانزیستورهای $Q_۴$ و $Q_۵$ خاموش می‌باشند و توان تلف شده در مدار برابر است با:

$$P=۲V_{CC}.I_{C_۳}=۲\times۱۲\times۲\times۱۰^{-۳}=۴۸mw$$

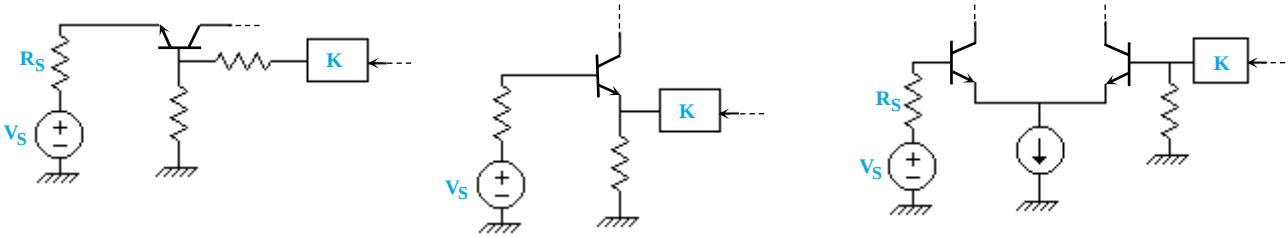
به ازای $R_L=۸\Omega$ ماکزیمم توان تحویلی به بار برابر است با:

$$P_L|_{max}=\frac{۱}{۲}\frac{V_{om}^۲}{R_L}$$

مثال مقایسه جریان:

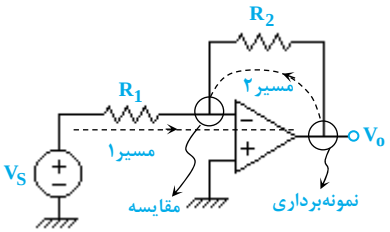


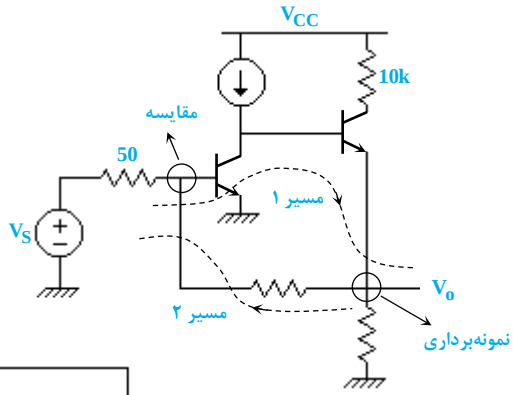

مثال مقایسه ولتاژ:

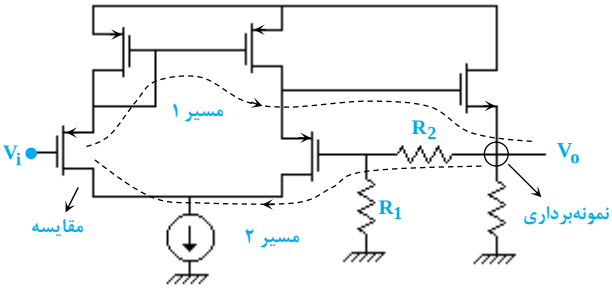


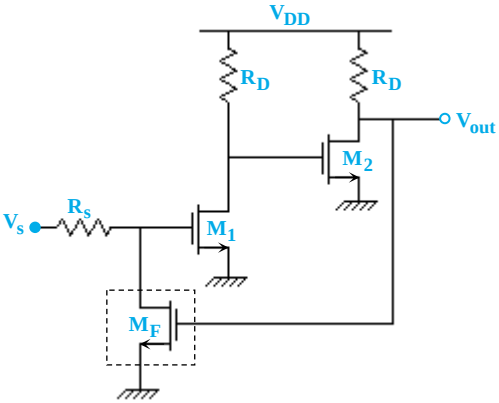

**تذکر۱:** خط منبع تغذیه یا زمین مسیر رسیدن سیگنال از خروجی به ورودی محسوب نمی‌شود.

**تذکر۲:** محل جدا شدن دو مسیر در سمت ورودی محل مقایسه و محل اتصال دو مسیر در سمت خروجی محل نمونه‌برداری است.




همواره از طریق مسیر فیدبک می‌توان از نقطه نمونه‌برداری به نقطه مقایسه رسید. در تمام موارد بالا مسیر ۲ مسیر فیدبک است.

**مثال۱:** **در مدار زیر نوع فیدبک و ضریب فیدبک را به‌دست آورید.**